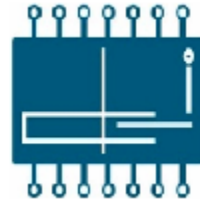




UNIVERSIDAD CENTROAMERICANA
"JOSÉ SIMEÓN CAÑAS"



DEPTO. DE ELECTRÓNICA E INFORMÁTICA
MATERIA: ELECTRONICA DIGITAL
PROFESOR: ING. OMAR AGUILAR
CICLO 02/2010

PRÁCTICA No. 6

DISEÑO DE CONTADORES

OBJETIVOS:

- Familiarce con el funcionamiento de los Flip Flop en los circuitos.
- Adquirir agilidad en el desarrollo de circuitos contadores utilizando software de simulación.

Noviembre 2010

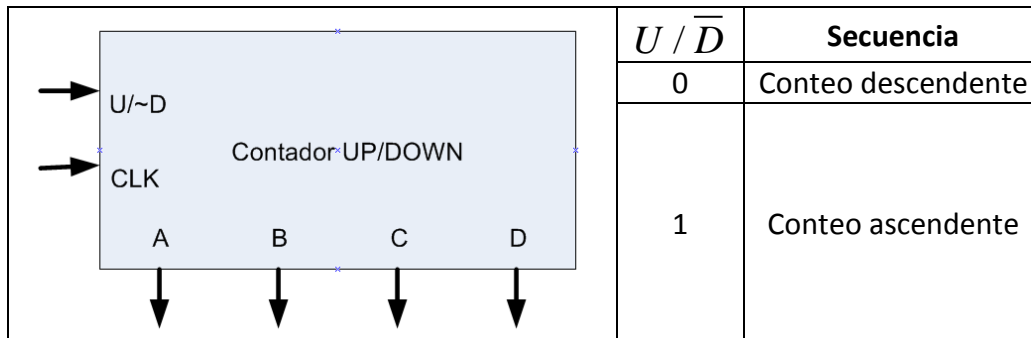
ANTES DE COMENZAR:

- El instructor le asignará a cada estudiante una computadora en la cual realizará las prácticas; antes de encender la computadora, el estudiante será responsable de encender el UPS correspondiente a su máquina y al finalizar la práctica, el estudiante también es responsable de apagar el UPS de la maquina que le ha sido asignada, así como de apagar correctamente la computadora.
- Todos los circuitos simulados se deben guardar en el directorio C:/ELECTRONICA_DIGITAL; usted debe crear una carpeta en este directorio, en la cual almacenará sus circuitos simulados; cualquier circuito que sea almacenado en otro lugar que no sea el asignado por el instructor, será borrado.

PROCEDIMIENTO:

Contador ascendente descendente de un dígito

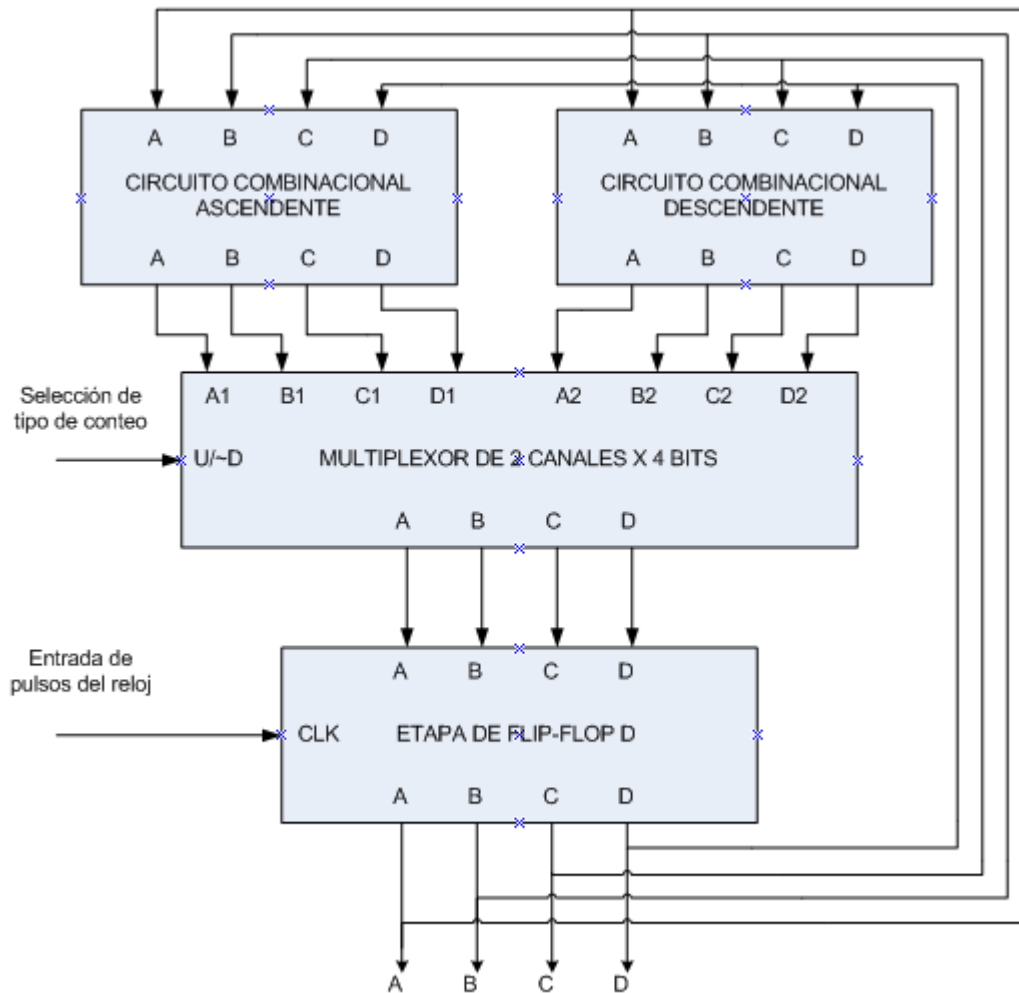
1. Diseñar un circuito que sea capaz de llevar un conteo ascendente y descendente con un solo dígito, para la selección del tipo de conteo el circuito contará con una terminal de selección etiquetada U / \bar{D} (Ascendente se activa con uno y descendente se activa con cero).



Secuencia ascendente: $\rightarrow 0 \rightarrow 1 \rightarrow 2 \rightarrow 3 \rightarrow 4 \rightarrow 5 \rightarrow 6 \rightarrow 7 \rightarrow 8 \rightarrow 9 \rightarrow$

Secuencia descendente: $\rightarrow 9 \rightarrow 8 \rightarrow 7 \rightarrow 6 \rightarrow 5 \rightarrow 4 \rightarrow 3 \rightarrow 2 \rightarrow 1 \rightarrow 0 \rightarrow$

2. Si después de haber leído el literal anterior aun no le queda claro cómo hacer su circuito, observe detenidamente la siguiente figura:



En la figura se puede ver el diagrama de bloques del contador pedido, note los siguientes puntos:

- Se utilizan dos etapas combinacionales para que una genere la secuencia ascendente y otra la secuencia descendente de conteo.
 - Para seleccionar el tipo de conteo se hace uso de un multiplexor de 2 canales por 4 bits, que direcciona los datos de los combinacionales hacia la etapa de FF. Para hacer la selección se utiliza la terminal U/\overline{D} .
 - La etapa de Flip Flop se conforma de 4 FF tipo D, esta etapa lleva la entrada de pulsos del reloj, esta se entrada se nombra CLK.
3. En el laboratorio, dibujar y simular los circuitos ya simplificados, siguiendo las indicaciones de su querido instructor y comprobar que el fruto de sus esfuerzos funciona de la manera correcta

Se debe presentar a su instructor:

- a. Toda la documentación que utilizo en el diseño de su circuito, mapas K, tablas de verdad de los flip flop y un dibujo del circuito COMPLETO.
- b. Circuito simulado.

Este problema es un ejercicio típico de parcial, así que la correcta realización de esta sesión de laboratorio reforzara sus conocimientos y habilidades con los circuitos lógicos secuenciales.

Pero en un examen parcial siempre hay que ser creativo... Si como ejercicio usted tuviera que realizar este mismo diseño pero con la diferencia de utilizar FF JK envés de FF D, ¿Cómo cambiaría su circuito?, ¿Qué alteraciones sufrirían las etapas combinacionales? ¿Seguiría utilizando un MUX de 2 canales por 4 bits?